

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application: 2003年 3月13日

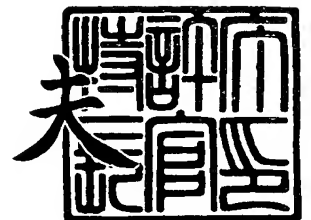
出願番号
Application Number: 特願2003-068281
[ST. 10/C]: [JP2003-068281]

出願人
Applicant(s): セイコーエプソン株式会社

2003年11月 4日

特許庁長官
Commissioner,
Japan Patent Office

今井 康夫



【書類名】 特許願

【整理番号】 EP-0435201

【提出日】 平成15年 3月13日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 21/60

【発明者】

 【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社社内

 【氏名】 橋元 伸晃

【特許出願人】

 【識別番号】 000002369

 【氏名又は名称】 セイコーエプソン株式会社

【代理人】

 【識別番号】 100090479

 【弁理士】

 【氏名又は名称】 井上 一

 【電話番号】 03-5397-0891

【選任した代理人】

 【識別番号】 100090387

 【弁理士】

 【氏名又は名称】 布施 行夫

 【電話番号】 03-5397-0891

【選任した代理人】

 【識別番号】 100090398

 【弁理士】

 【氏名又は名称】 大淵 美千栄

 【電話番号】 03-5397-0891

【手数料の表示】

【予納台帳番号】 039491

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9402500

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電子装置及びその製造方法、チップキャリア、回路基板並びに電子機器

【特許請求の範囲】

【請求項 1】 基板に形成された配線パターンに、外部端子を形成すること、及び、その後、

電極を有するチップ部品を前記基板に搭載し、前記外部端子の融点よりも低い温度で、前記電極と前記配線パターンとを電氣的に接続する配線を形成すること

を含む電子装置の製造方法。

【請求項 2】 請求項 1 記載の電子装置の製造方法において、導電性微粒子を含む分散液から、前記配線を形成する電子装置の製造方法。

【請求項 3】 請求項 2 記載の電子装置の製造方法において、前記配線を形成する工程は、前記導電性微粒子を含む前記分散液を、前記金属層、前記絶縁部及び前記配線パターン上に吐出することを含む電子装置の製造方法。

【請求項 4】 請求項 1 から請求項 3 のいずれかに記載の電子装置の製造方法において、

前記絶縁部を、樹脂から形成する電子装置の製造方法。

【請求項 5】 請求項 1 から請求項 4 のいずれかに記載の電子装置の製造方法において、

前記絶縁部を、前記チップ部品から外方向に下がる傾斜面を有するように形成する電子装置の製造方法。

【請求項 6】 請求項 1 から請求項 5 のいずれかに記載の電子装置の製造方法において、

前記チップ部品は半導体素子であることを特徴とする電子装置の製造方法。

【請求項 7】 請求項 1 から請求項 6 のいずれかに記載の方法によって製造されてなる電子装置。

【請求項 8】 請求項 7 記載の電子装置が実装された回路基板。

【請求項 9】 請求項 7 記載の電子装置を有する電子機器。

【請求項 10】 基板に形成された配線パターンに、ろう材によって形成された外部端子と、

電極を有するチップ部品の前記電極と接続する領域と、

を有することを特徴とするチップキャリア。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電子装置及びその製造方法、チップキャリア、回路基板並びに電子機器に関する。

【0002】

【従来の技術】

【0003】

【特許文献 1】

特開 2001-216330 号公報

【0004】

【発明の背景】

従来、C O B (Chip On Board) 実装は、高温プロセスを伴うので、熱可塑性基板を使用することができず、安価な基板を使用することも難しかった。また、半導体チップに高温を加えるので、ストレスの発生による不良をなくすることが難しかった。さらに、実装工程が高温プロセスを含むので、ろう材を使用した外部端子の形成は、最後に行わねばならず、工程順序が制約を受けていた。

【0005】

本発明の目的は、基板に対する耐熱性の要求を減らし、半導体チップのストレスの発生を減らし、工程順序に柔軟性を持たせることにある。

【0006】

【課題を解決するための手段】

(1) 本発明に係る電子装置の製造方法は、基板に形成された配線パターンに、

外部端子を形成すること、及び、その後、

電極を有するチップ部品を前記基板に搭載し、前記外部端子の融点よりも低い温度で、前記電極と前記配線パターンとを電氣的に接続する配線を形成すること

を含む。本発明によれば、配線の形成工程を、ろう材の融点よりも低い温度で行うので、基板に対する耐熱性の要求を減らし、チップ部品のストレスの発生を減らすことができる。また、ろう材を使用した外部端子の形成を、チップ部品の搭載工程よりも先に行うので、工程順序に柔軟性を持たせることができる。

(2) この電子装置の製造方法において、

導電性微粒子を含む分散液から、前記配線を形成してもよい。

(3) この電子装置の製造方法において、

前記配線を形成する工程は、前記導電性微粒子を含む前記分散液を、前記金属層、前記絶縁部及び前記配線パターン上に吐出することを含んでもよい。

(4) この電子装置の製造方法において、

前記絶縁部を、樹脂から形成してもよい。

(5) この電子装置の製造方法において、

前記絶縁部を、前記チップ部品から外方向に下がる傾斜面を有するように形成してもよい。

(6) この電子装置の製造方法において、

前記チップ部品は半導体素子であってもよい。

(7) 本発明に係る電子装置は、上記方法によって製造されてなる。

(8) 本発明に係る回路基板は、上記電子装置が実装されたものである。

(9) 本発明に係る電子機器は、上記電子装置を有する。

(10) 本発明に係るチップキャリアは、基板に形成された配線パターンに、ろう材によって形成された外部端子と、

電極を有するチップ部品の前記電極と接続する領域と、
を有する。

【0007】

【発明の実施の形態】

以下、本発明の実施の形態について図面を参照して説明する。

【0008】

図1は、本発明の実施の形態に係る電子装置を説明する図であって、図2のI-I線断面図である。図2は、本発明の実施の形態に係る電子装置を説明する平面図である。

【0009】

電子装置は、チップ部品10を有する。チップ部品10は、半導体部品（例えば半導体チップ）等の能動部品（例えば集積回路部品等）であってもよい。チップ部品10には、図示しない集積回路が形成されていてもよい。チップ部品10が半導体チップである場合、電子装置を半導体装置とすることができる。チップ部品10は、受動部品（抵抗器、キャパシタ、インダクタ等）であってもよい。

【0010】

チップ部品10の第1の面12には、複数の電極14が形成されている。第1の面12は四辺形（例えば矩形）であってもよい。複数の電極14は、第1の面12の周縁部（端部）に形成されていてもよい。例えば、複数の電極14は、第1の面12の四辺に沿って配列されていてもよいし、二辺に沿って配列されていてもよい。少なくとも1つの電極14が、第1の面12の中央部に配置されていてもよい。

【0011】

第1の面12には、少なくとも1層からなるパッシベーション膜16が形成されていてもよい。パッシベーション膜16は電氣的絶縁膜である。パッシベーション膜16は、樹脂でない材料（例えばSiO₂又はSiN）のみで形成してもよいし、その上に樹脂（例えばポリイミド樹脂）からなる膜をさらに含んでもよい。パッシベーション膜16には、電極14の少なくとも一部（例えば中央部）を露出させる開口が形成されている。すなわち、パッシベーション膜16は、電極14の少なくとも中央部を避けて形成されている。電極14の端部にパッシベーション膜16が載っていてもよい。パッシベーション膜16は、第1の面12の全周縁部を覆っていてもよい。

【0012】

チップ部品 10 の第 2 の面（第 1 の面 12 とは反対側の面）18 には、電極が形成されていない。第 2 の面 18 は、図示しない集積回路と電氣的に接続されていてもよいし、接続されていなくてもよい。第 2 の面 18 には、パッシベーション膜（電氣的絶縁膜）が形成されていてもよいし、形成されていなくてもよい。第 2 の面 18 は、半導体（あるいは導体）で形成されていてもよい。チップ部品 10 の側面（第 1 及び第 2 の面 12, 18 を除く面）には、パッシベーション膜（電氣的絶縁膜）が形成されていてもよいし、形成されていなくてもよい。チップ部品 10 の側面には、電極が形成されていない。チップ部品 10 の側面は、半導体（あるいは導体）で形成されていてもよい。

【0013】

電子装置は、基板 20 を有する。基板 20 には、配線パターン 22 が形成されている。配線パターン 22 は、基板 20 の一方の面に露出する露出部 24 を含む。露出部 24 上に、チップ部品 10 と配線パターン 22 との電氣的接続のための配線 34 が設けられる。露出部 24 は、図示しないランド（ラインよりも幅の広い部分）を有していてもよい。

【0014】

配線パターン 22 が形成された基板 20 を、配線基板とすることができる。配線基板は、多層基板（両面基板を含む。）であってもよい。多層基板は、多層（2 層以上）の導体パターンを含む。その場合、配線パターン 22 は、露出部 24 が露出する面とは反対側の第 2 面に露出する第 2 の露出部 26 を含んでもよい。また、配線パターン 22 は、基板 20 に内蔵される導体パターン 28 を含んでもよい。配線基板は、部品内蔵型配線基板であってもよい。詳しくは、基板 20 の内部で、抵抗器、キャパシタ、インダクタ等の受動部品又は集積回路部品等の能動部品が導体パターン 28 に電氣的に接続されていてもよい。あるいは、導体パターン 28 の一部を高抵抗値の材料で形成することで、抵抗器を形成してもよい。

【0015】

基板 20 にチップ部品 10 が搭載されている。チップ部品 10 の第 2 の面 18 が基板 20（詳しくはその露出部 24 が形成された面）に対向している。チップ

部品 10 と基板 20 との間に接着層 29 が介在していてもよい。接着層 29 は、接着剤から形成されていてもよい。接着層 29 は、導電性を有していれば露出部 24 とチップ部品 10 の第 2 の面 18 とを電氣的に接続することができる。または、接着層 29 は、電氣的絶縁性を有していれば、露出部 24 とチップ部品 10 の第 2 の面 18 とを電氣的に絶縁することができる。接着層 29 は、導電粒子が分散された電氣的に絶縁性の樹脂から形成されてもよい。

【0016】

電子装置は、絶縁部 30 を有する。絶縁部 30 は、電氣的に絶縁性を有する材料（例えば樹脂）によって形成されている。絶縁部 30 は、接着層 29 とは異なる材料で形成してもよい。絶縁部 30 は、チップ部品 10 の隣に設けられている。絶縁部 30 は、チップ部品 10 を囲むように設けられていてもよいし、チップ部品 10 の電極 14 の隣にのみ設けられていてもよい。絶縁部 30 は、チップ部品 10 の側面に接触していてもよい。すなわち、絶縁部 30 とチップ部品 10 との間に隙間が形成されないようになっていてもよい。図 1 に示す例では、チップ部品 10 の高さを超えないように絶縁部 30 が設けられている。絶縁部 30 の上端がチップ部品 10 の上面（パッシベーション膜 16 の表面）と同じ高さであってもよい。この場合、絶縁部 30 とチップ部品 10 との段差がない。チップ部品 10 の側面のうち半導体又は導体からなる部分のみを絶縁部 30 が覆っていてもよい。その場合、絶縁部 30 の上端は、パッシベーション膜 16 の上面よりも低くなる。

【0017】

絶縁部 30 は、チップ部品 10 から外方向に下がる傾斜面 32 を有する。絶縁部 30 の最も厚い部分がチップ部品 10 に最も近づくように位置し、最も薄い部分がチップ部品 10 から最も離れるように位置する。絶縁部 30 は、配線パターン 22（詳しくはその露出部 24）の一部上に形成されてもよい。

【0018】

電子装置は、配線 34 を有する。配線 34 の一部は、電極 14 上に形成されている。配線 34 は、パッシベーション膜 16 上を通ってもよい。配線 34 は、絶縁部 30 上を通る。絶縁部 30 が樹脂で形成される場合、絶縁部 30 と配線 34

の密着性は、パッシベーション膜 16 と配線 34 の密着性よりも高い。チップ部品 10（例えばそのパッシベーション膜 16）と絶縁部 30 との段差が小さければ、配線 34 の断線を防止することができる。配線 34 は、配線パターン 22（詳しくはその露出部 24）上に至るように形成されている。すなわち、配線 34 は、電極 14 と配線パターン 22 を電氣的に接続している。

【0019】

電子装置は、複数の外部端子 36 を有していてもよい。外部端子 36 を有する BGA（Ball Grid Array）型のパッケージや CSP（Chip Size Package）などが知られている。あるいは、外部端子 36 を設けずに、配線パターン 22 の一部（例えば第 2 の露出部 26）が外部との電氣的接続部となっている LGA（Land Grid Array）型のパッケージも知られている。

【0020】

電子装置は、封止材 38 を有していてもよい。封止材 38 は、配線 34 と電極 14 との電氣的接続部と、配線 34 と配線パターン 22 との電氣的接続部と、を少なくとも封止する。封止材 38 は、チップ部品 10 を封止してもよい。

【0021】

図 3（A）～図 3（C）は、本発明に係る電子装置の製造方法を説明する図である。図 3（A）に示すように、電子装置の製造方法は、外部端子 36 の形成を含む。外部端子 36 は、ろう材によって形成する。外部端子 36 は、配線パターン 22（例えば第 2 の露出部 26）上に設けてもよい。外部端子 36 は、ろう材から形成してもよい。ろう材は、導電性を有する金属（例えば合金）であって、溶融させて電氣的な接続を図るためのものである。ろう材は、融点が 450℃以下の軟ろう（soft solder）又は融点が 450℃以上の硬ろう（hard solder）のいずれであってもよい。ろう材として、鉛を含まないハンダ（以下、鉛フリーハンダという。）を使用してもよい。鉛フリーハンダは、鉛を含有するハンダよりも融点が高いものが多い。鉛フリーハンダとして、スズー銀（Sn—Ag）系、スズービスマス（Sn—Bi）系、スズー亜鉛（Sn—Zn）系、あるいはスズー銅（Sn—Cu）系の合金を使用してもよいし、これらの合金に、さらに銀、ビスマス、亜鉛、銅のうち少なくとも 1 つを添加してもよい。外部端子 36 は、

チップ部品 10 が搭載される前に基板 20 に設ける。

【0022】

また、LGA (Land Grid Array) となるように、ランド自身を外部端子としてもよい。さらにまた、外部端子として導電ペーストなどの導電性樹脂、Au、Au-Su などのバンプを形成し、使用してもよい。この構造は、チップキャリアとなり、単独で機能部品となりうる。

【0023】

図 3 (B) に示すように、基板 20 にチップ部品 10 を搭載する。詳しくは、チップ部品 10 を、その第 2 の面 18 が基板 20 に対向するように搭載する。接着剤を、基板 20 及びチップ部品 10 の間に介在させて、接着層 29 を形成してもよい。基板 20 にチップ部品 10 を搭載する工程は、外部端子 36 の融点よりも低い温度で行う。

【0024】

また、チップ部品 10 の隣に絶縁部 30 を形成する。絶縁部 30 は、接着層 29 を形成する接着剤とは別に、材料を設けて形成してもよい。絶縁部 30 は、ポリイミド樹脂、シリコーン変性ポリイミド樹脂、エポキシ樹脂、シリコーン変性エポキシ樹脂、ベンゾシクロブテン (BCB; benzocyclobutene)、ポリベンゾオキサゾール (PBO; polybenzoxazole) 等の樹脂で形成してもよい。絶縁部 30 は、チップ部品 10 から外方向に下がる傾斜面 32 を有するように形成する。チップ部品 10 の側面に接触するように絶縁部 30 を形成してもよい。絶縁部 30 を形成する工程は、外部端子 36 の融点よりも低い温度で行うことが好ましい。

【0025】

図 3 (C) に示すように、配線 34 を形成する。配線 34 は、電極 14 上から絶縁部 30 上を通して配線パターン 22 (例えば露出部 24) 上に至るように形成する。導電性微粒子を含む分散液から、配線 34 を形成してもよい。例えば、インクジェット法を適用してもよい。詳しくは、導電性微粒子を含む分散液を、電極 14、絶縁部 30 及び配線パターン 22 (例えば露出部 24) 上に吐出して、配線 34 を形成してもよい。配線 34 の形成工程は、導電性微粒子を含む分散

液を乾燥させて分散媒を除去することを含んでもよい。配線 34 の形成工程は、導電性微粒子を覆っているコート材を加熱分解することを含んでもよい。配線 34 の形成工程は、導電性微粒子同士を重合させることを含んでもよい。配線 34 を形成する工程は、外部端子 36 の融点よりも低い温度で行うことが好ましい。

【0026】

本実施形態に搭載されるチップ部品のうち、一部の部品は基板に予め他の方法（例えばハンダ付）で実装されていてもよい。具体的には、パッシブパーツ（L・C・R等）はハンダ付で予め実装され、半導体素子のみ配線で実装されるようにしてもよい。

【0027】

図 1 に示すように、封止材 38 を設けてもよい。封止材 38 は、トランスファ・モールドやポッティングによって形成することができる。封止材 38 は省略してもよい。封止材 38 を設ける工程は、外部端子 36 の融点よりも低い温度で行うことが好ましい。

【0028】

本実施の形態によれば、配線 34 の形成工程を、外部端子 36 の融点よりも低い温度で行うこともできるので、基板 20 に対する耐熱性の要求を減らし、チップ部品 10 のストレスの発生を減らすことができる。さらに、外部端子の融点以下で配線形成を行えば、外部端子自身をその後の工程の保持部材としても使用できる。また、ろう材を使用した外部端子 36 の形成を、チップ部品 10 の搭載工程よりも先に行うので、工程順序に柔軟性を持たせることができる。

【0029】

本実施の形態によれば、電極 14 と配線パターン 22 を電氣的に接続するときに、ワイヤボンディングやフェースダウンボンディングで行われるような高温加熱を避けることができる。したがって、基板 20 に対する耐熱性の要求を減らし、チップ部品 10 のストレスの発生を減らすことができる。また、基板 20 として汎用基板を使用し、チップ部品 10（その電極 14 の配列等）に応じて配線 34 を引き回すことができる。その場合、チップ部品 10 の種類に応じて、配線パターン 22 の異なる部分に配線 34 を接続する。

【0030】

図4～図13は、本発明の実施の形態に係る電子装置の変形例を説明する図である。

【0031】

図4において、絶縁部40は、その一部がチップ部品10の第1の面12（詳しくはパッシベーション膜16）に載るように形成されている。絶縁部40の一部は、チップ部品10の電極14よりも周縁部側の部分に載っている。電極14が絶縁部40によって覆われることを防止するために、電極14から離れた位置（電極よりも周縁側の位置）までで絶縁部40を止めてもよい。あるいは、電極14のパッシベーション膜16からの露出部に隣接するように絶縁部40を形成してもよい。その場合、配線42が、それとの密着性の低いパッシベーション膜16に載らない。絶縁部40は、チップ部品10に隣接して第1の面12から盛り上がる部分を有する。その他の構成は、図1に示す電子装置と同じ内容が該当する。

【0032】

図5において、絶縁部44は、その一部がチップ部品10の第1の面12に載らないように形成されている。絶縁部44は、チップ部品10に隣接して第1の面12から盛り上がる部分を有する。絶縁部44は、チップ部品10とは反対側に、階段状の部分有する。その他の構成は、図1に示す電子装置と同じ内容が該当する。

【0033】

図6において、絶縁部50と接着層52が一体化して形成されている。接着層52は、絶縁部50と同じ材料で形成されてなる。絶縁性の接着剤を基板20及びチップ部品10の間に設け、基板20及びチップ部品10の間に押圧力を加えて、接着剤をチップ部品10の隣に押し出して、接着剤から絶縁部50及び接着層52を形成してもよい。絶縁部50の傾斜面54は凹面（例えば、第1の面12に垂直な断面において曲線を描く凹面）である。その他の構成は、図1に示す電子装置と同じ内容が該当する。また、図6に示す形態を他の実施の形態又は変形例に適用してもよい。

【0034】

図7において、絶縁部60と接着層62が一体化して形成されている。接着層62は、絶縁部60と同じ材料で形成されてなる。絶縁性の接着剤を基板20及びチップ部品10の間に設け、基板20及びチップ部品10の間に押圧力を加えて、接着剤をチップ部品10の隣に押し出して、接着剤から絶縁部60及び接着層62を形成してもよい。絶縁部60の傾斜面64は凸面（例えば、第1の面12に垂直な断面において曲線を描く凸面）である。その他の構成は、図1に示す電子装置と同じ内容が該当する。また、図7に示す形態を他の実施の形態又は変形例に適用してもよい。

【0035】

図8において、チップ部品70は、第1の面（電極14が形成された面）72から外方向に下がるように傾斜した側面74を有する。側面74が傾斜しているので、その上に、絶縁部75を、傾斜した面を有するように設けやすい。チップ部品70は、第1の面72とは反対側の第2の面76から垂直に立ち上がる側面78を含んでもよい。側面74、78が接続されていてもよい。その他の構成は、図1に示す電子装置と同じ内容が該当する。また、図8に示す形態を他の実施の形態又は変形例に適用してもよい。

【0036】

側面74は、図9（A）に示すように、ウエハ（例えば半導体ウエハ）80を切断するときに形成してもよい。詳しくは、角フライスのように2つの切れ刃が角を以て接続されたカッタ（例えばダイシングソー）82を使用して、ウエハ80に傾斜面を有する溝（例えばV溝）を形成し、傾斜面によって側面74を形成してもよい。溝を形成した後、図9（B）に示すように、溝の底面を、外周面に切れ刃を持つカッタ（例えばダイシングソー）84によって切断してもよい。こうすることで、第2の面76から垂直に立ち上がる側面78を形成することができる。

【0037】

図10において、チップ部品90の側面94は、第1の面（電極14が形成された面）92から外方向に下がるように傾斜している。側面94は、第1の面9

2とは反対側の第2の面96からも傾斜している。その他の構成は、図1に示す電子装置と同じ内容が該当する。また、図10に示す形態を他の実施の形態又は変形例に適用してもよい。

【0038】

図11において、チップ部品100は、その端部に段102を有する。段102は、第1の面（電極14が形成された面）104から下がる（例えば垂直に下がる）面と、第1の面104とは反対側の第2の面106から立ち上がる（例えば垂直に立ち上がる）面と、これらの面を接続するために横方向（例えば第1又は第2の面104、106に平行な方向）に延びる面と、を含む。その他の構成は、図1に示す電子装置と同じ内容が該当する。また、図11に示す形態を他の実施の形態又は変形例に適用してもよい。

【0039】

図12において、基板20には、チップ部品10が搭載された面とは反対側の面に、第2のチップ部品110が搭載されている。第2のチップ部品110は、配線パターン22（詳しくは第2の露出部26）に電氣的に接続されている。第2のチップ部品110の実装形態は、フェースダウンボンディング及びフェースアップボンディングのいずれであってもよい。フェースダウンボンディングでは、第2のチップ部品110の電極（バンプ）と配線パターン22とを対向させて電氣的に接続する。フェースアップボンディングでは、電氣的接続にワイヤを使用してもよい。その他の構成は、図1に示す電子装置と同じ内容が該当する。また、図12に示す形態を他の実施の形態又は変形例に適用してもよい。

【0040】

図13において、基板20には、チップ部品10が搭載された面に、第2のチップ部品120が搭載されている。例えば、チップ部品10の上方に（あるいはチップ部品10を覆うように）、第2のチップ部品120が配置されている。第2のチップ部品120は、配線パターン22（詳しくは露出部24）に電氣的に接続されている。第2のチップ部品120の実装形態は、フェースダウンボンディング及びフェースアップボンディングのいずれであってもよい。フェースダウンボンディングでは、第2のチップ部品120の電極（バンプ）と配線パターン

22とを対向させて電氣的に接続する。フェースアップボンディングでは、電氣的接続にワイヤを使用してもよい。その他の構成は、図1に示す電子装置と同じ内容が該当する。また、図13に示す形態を他の実施の形態又は変形例に適用してもよい。

【0041】

図14には、上述した実施の形態で説明した電子装置1が実装された回路基板1000が示されている。この電子装置を有する電子機器として、図15にはノート型パーソナルコンピュータ2000が示され、図16には携帯電話3000が示されている。

【0042】

本発明は、上述した実施の形態に限定されるものではなく、種々の変形が可能である。例えば、本発明は、実施の形態で説明した構成と実質的に同一の構成（例えば、機能、方法及び結果が同一の構成、あるいは目的及び結果が同一の構成）を含む。また、本発明は、実施の形態で説明した構成の本質的でない部分を置き換えた構成を含む。また、本発明は、実施の形態で説明した構成と同一の作用効果を奏する構成又は同一の目的を達成することができる構成を含む。また、本発明は、実施の形態で説明した構成に公知技術を付加した構成を含む。

【図面の簡単な説明】

【図1】 図1は、図2のI-I線断面図である。

【図2】 図2は、本発明の実施の形態に係る電子装置を説明する平面図である。

【図3】 図3（A）～図3（C）は、本発明の実施の形態に係る電子装置の製造方法を説明する図である。

【図4】 図4は、本発明の実施の形態に係る電子装置の変形例を説明する図である。

【図5】 図5は、本発明の実施の形態に係る電子装置の変形例を説明する図である。

【図6】 図6は、本発明の実施の形態に係る電子装置の変形例を説明する図である。

【図 7】 図 7 は、本発明の実施の形態に係る電子装置の変形例を説明する図である。

【図 8】 図 8 は、本発明の実施の形態に係る電子装置の変形例を説明する図である。

【図 9】 図 9 (A) ~ 図 9 (B) は、図 8 に示すチップ部品の製造方法を説明する図である。

【図 10】 図 10 は、本発明の実施の形態に係る電子装置の変形例を説明する図である。

【図 11】 図 11 は、本発明の実施の形態に係る電子装置の変形例を説明する図である。

【図 12】 図 12 は、本発明の実施の形態に係る電子装置の変形例を説明する図である。

【図 13】 図 13 は、本発明の実施の形態に係る電子装置の変形例を説明する図である。

【図 14】 図 14 は、本実施の形態に係る電子装置が実装された回路基板を示す図である。

【図 15】 図 15 は、本実施の形態に係る電子装置を有する電子機器を示す図である。

【図 16】 図 16 は、本実施の形態に係る電子装置を有する電子機器を示す図である。

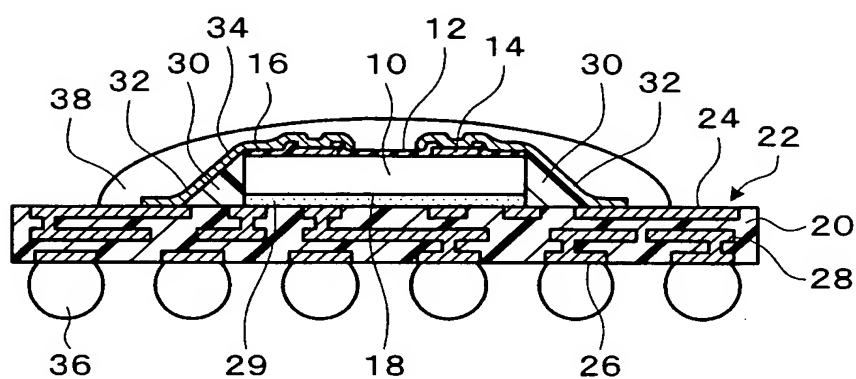
【符号の説明】

10...チップ部品 12...第1の面 14...電極 16...パッシベーション膜
18...第2の面 20...基板 22...配線パターン 24...露出部 26...第2の露出部
28...導体パターン 29...接着層 30...絶縁部 32...傾斜面
34...配線 36...外部端子 38...封止材 40...絶縁部 44...絶縁部
50...絶縁部 52...接着層 54...傾斜面 60...絶縁部 62...接着層 64...傾斜面
70...チップ部品 74...側面 80...ウエハ 90...チップ部品
92...第1の面 94...側面 96...第2の面 100...チップ部品 102...段
104...第1の面 106...第2の面 110...第2のチップ部品 12

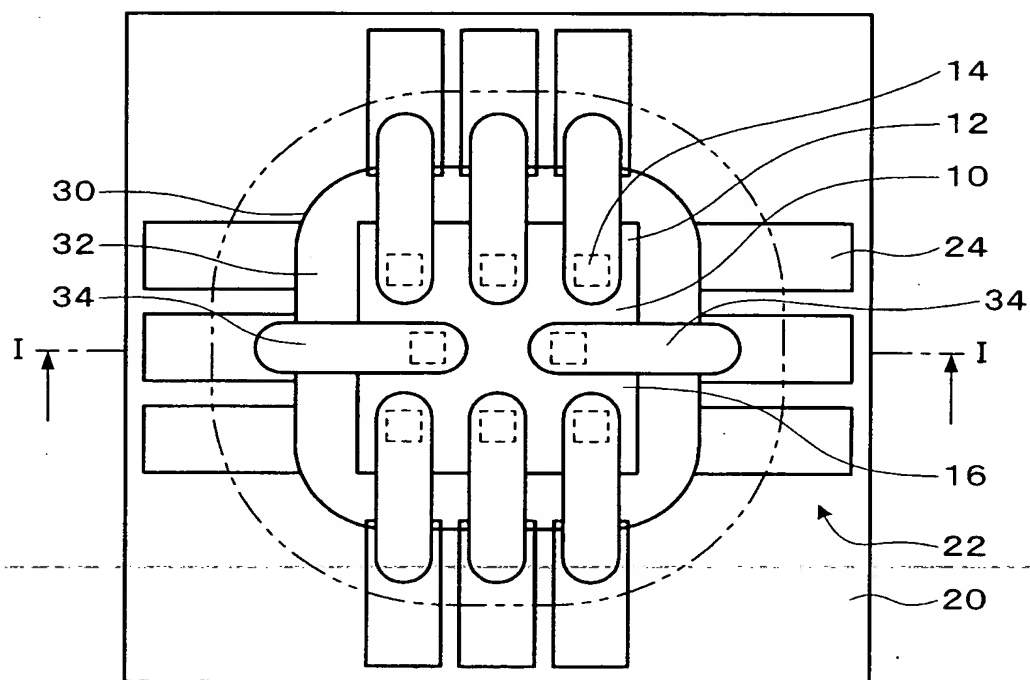
0...第 2 のチップ部品

【書類名】 図面

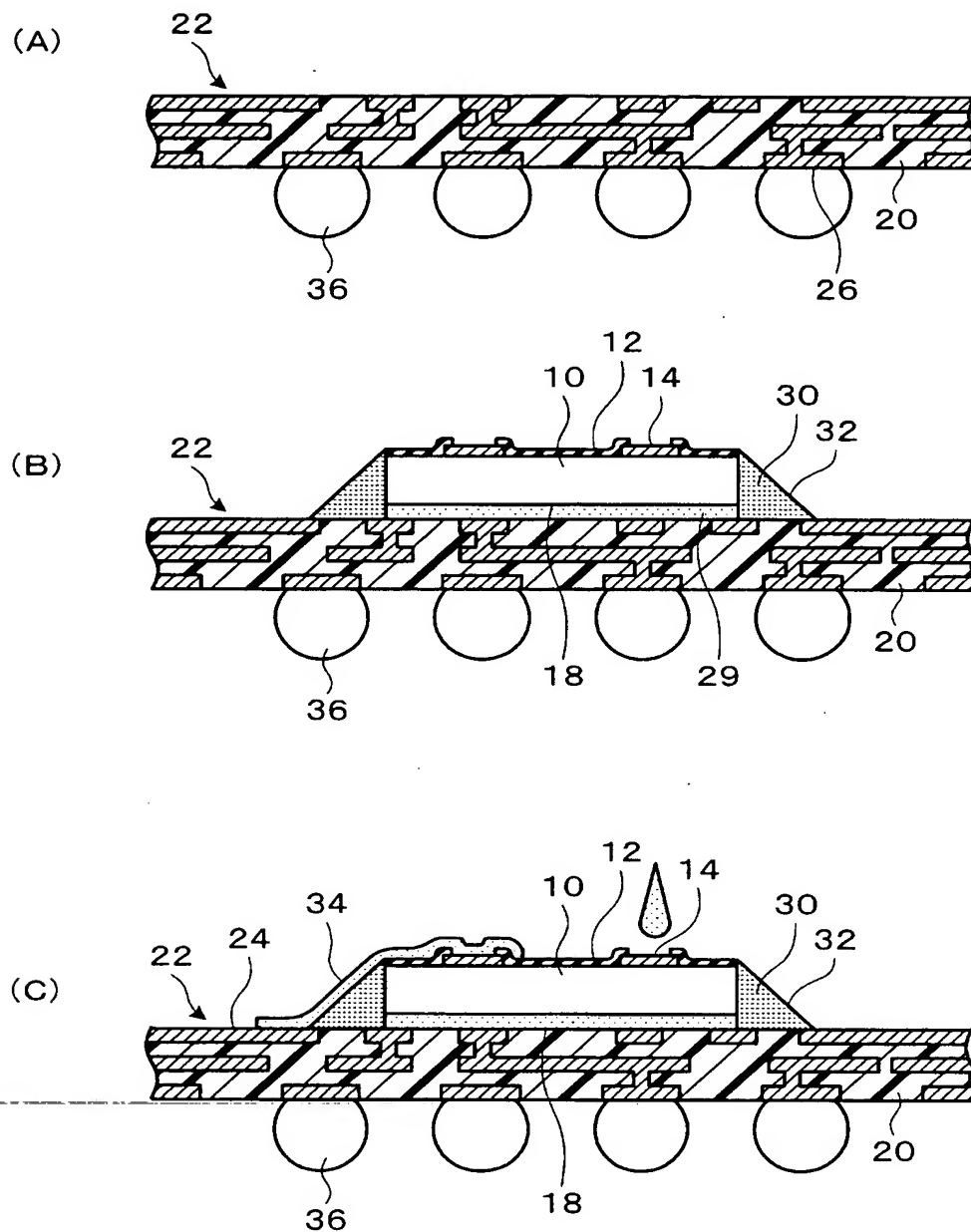
【図 1】



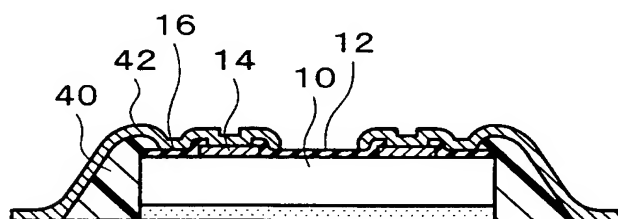
【図 2】



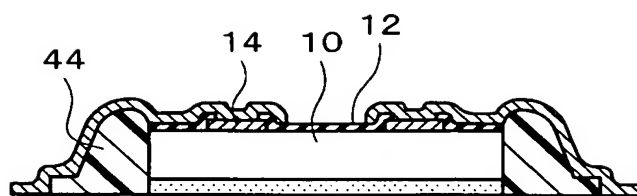
【図 3】



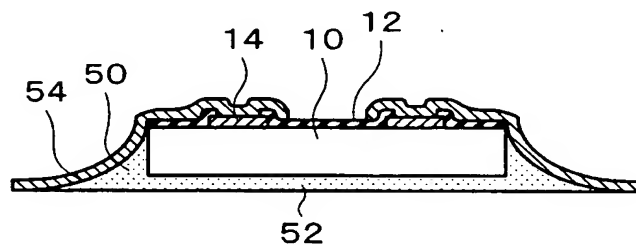
【図 4】



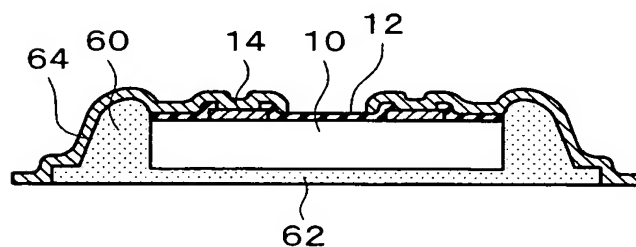
【図 5】



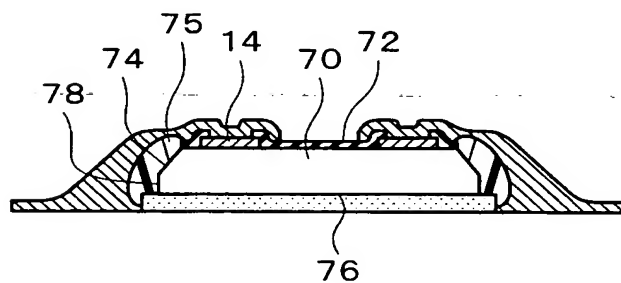
【図 6】



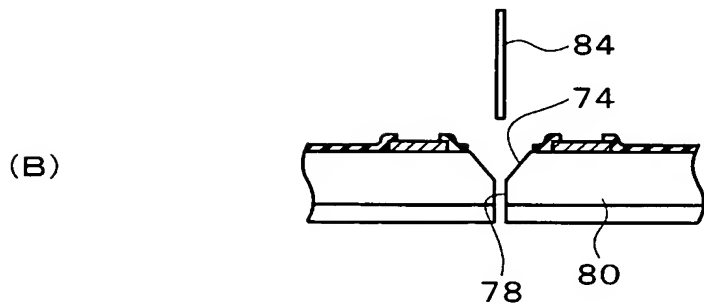
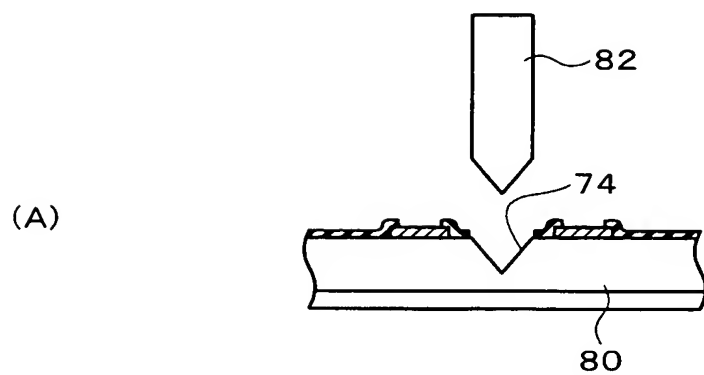
【図 7】



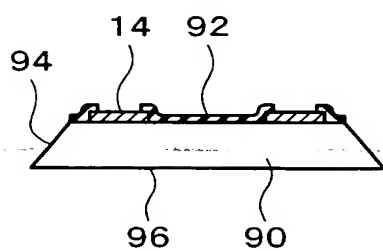
【図 8】



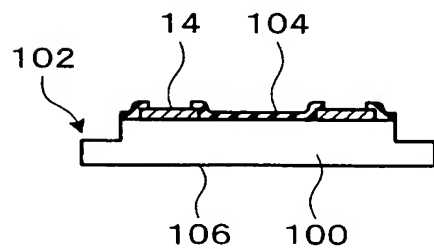
【図 9】



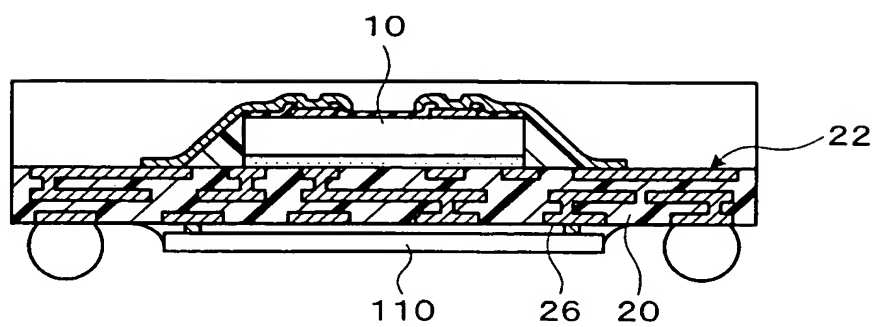
【図 10】



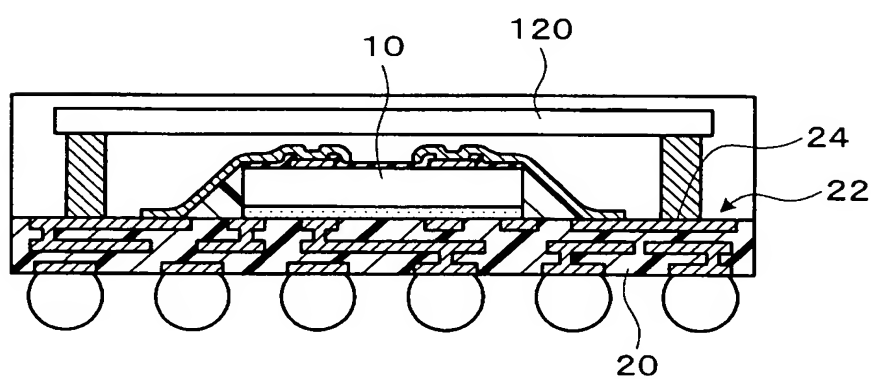
【図 11】



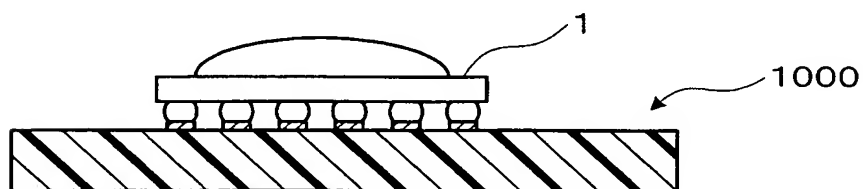
【図 1 2】



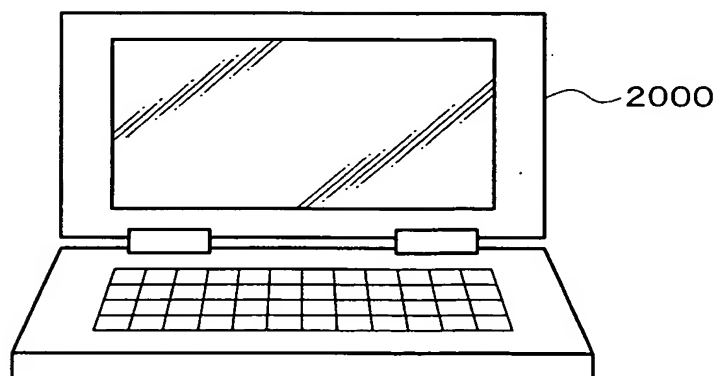
【図 1 3】



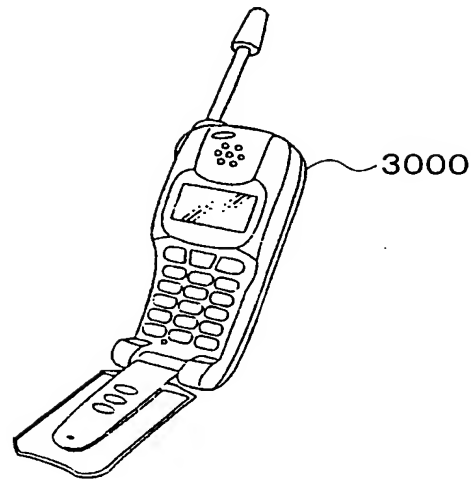
【図 1 4】



【図 1 5】



【図 16】



【書類名】 要約書

【要約】

【課題】 本発明の目的は、基板に対する耐熱性の要求を減らし、半導体チップのストレスの発生を減らし、工程順序に柔軟性を持たせることにある。

【解決手段】 基板 2 0 に形成された配線パターン 2 2 に、ろう材によって外部端子 3 6 を形成する。その後、電極 1 4 を有するチップ部品 1 0 を基板 2 0 に搭載する。ろう材の融点よりも低い温度で、電極 1 4 と配線パターン 2 2 とを電氣的に接続する配線 3 4 を形成すること、
を含む。

【選択図】 図 3

特願 2 0 0 3 - 0 6 8 2 8 1

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 2 3 6 9]

1. 変更年月日

1 9 9 0 年 8 月 2 0 日

[変更理由]

新規登録

住 所

東京都新宿区西新宿 2 丁目 4 番 1 号

氏 名

セイコーエプソン株式会社